

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06216477 A**

(43) Date of publication of application: **05 . 08 . 94**

(51) Int. Cl. **H05K 1/02**
H01L 23/12
H05K 1/18
H05K 3/46

(21) Application number: **05005487**

(22) Date of filing: **18 . 01 . 93**

(71) Applicant: **HITACHI LTD**

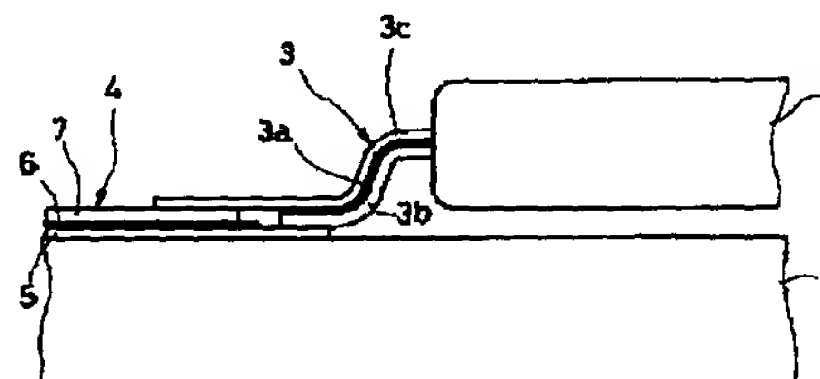
(72) Inventor: **MIZUKAMI MASAO**
OTSUKA KANJI
SHIRAI MASAYUKI

(54) **WIRING BOARD AND ELECTRONIC CIRCUIT
DEVICE USING SAME**

(57) Abstract:

PURPOSE: To perform a wiring operation and a high-speed transmission operation with good efficiency even when a signal is transmitted by a differential signal.

CONSTITUTION: In a multilayer printed-circuit board 1, an LSI 2 is mounted and wiring patterns connected to package pins 3 for the LSI 2 are formed at least on one face. In the printed-circuit board, the pattern for a line handling a differential signal or a power supply is formed as a two-layer laminated wiring pattern constituted of many layers in such a way that an insulating layer 6 is sandwiched between a metal layer 5 and a metal layer 6.



COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-216477

(43)公開日 平成6年(1994)8月5日

(51)Int.Cl.⁵ 識別記号 庁内整理番号 F I 技術表示箇所
H 0 5 K 1/02 J 7047-4E
H 0 1 L 23/12
H 0 5 K 1/18 H 7128-4E
3/46 Z 6921-4E
9355-4M H 0 1 L 23/ 12 Q
審査請求 未請求 請求項の数 4 O L (全 5 頁) 最終頁に続く

(21)出願番号 特願平5-5487

(22)出願日 平成5年(1993)1月18日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 水上 雅雄

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 大塚 寛治

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 白井 優之

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(74)代理人 弁理士 筒井 大和

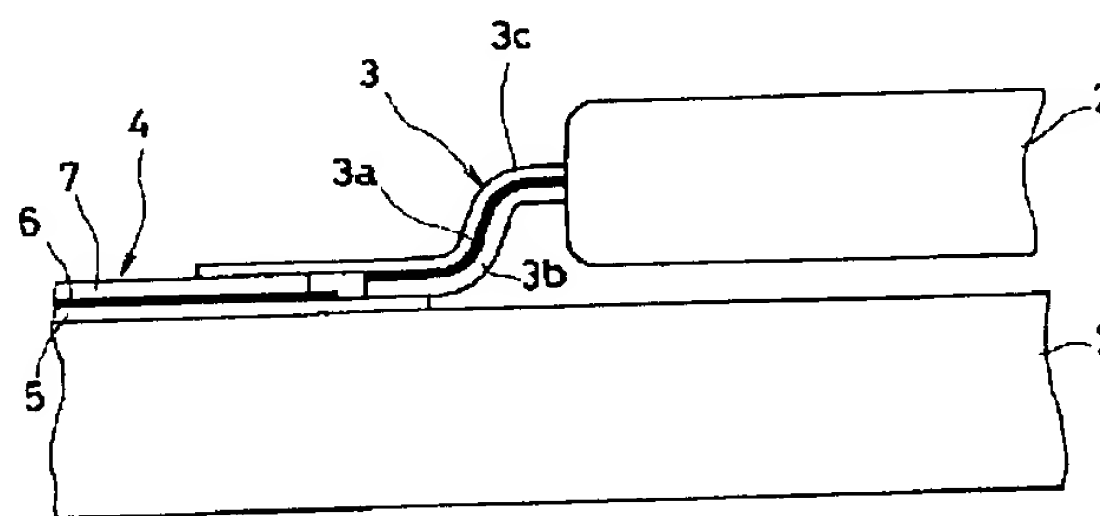
(54)【発明の名称】 配線基板及びこれを用いた電子回路装置

(57)【要約】

【目的】 信号伝送を差動信号により行っても効率の良い配線及び高速伝送を行うことができるようにする。

【構成】 L S I 2 が実装されると共に、この L S I 2 のパッケージピン 3 に接続される配線パターンが少なくとも片面に形成された多層プリント基板 1 にあって、差動信号または電源を扱うラインのパターンを、絶縁層 6 を介して金属層 5 と金属層 7 を絶縁層 6 を間に挟んで多層に構成した 2 層積層配線パターン 4 にする。

図 1



1 : 多層プリント基板
2 : L S I
3 : パッケージピン
3 a : 絶縁層
3 b : 金属層
3 c : 金属層

4 : 2 層積層配線パターン
5 : 金属層
6 : 絶縁層
7 : 金属層

【特許請求の範囲】

【請求項1】 ICなどの電子部品が実装されると共に、前記電子部品のピンに接続される配線パターンが少なくとも片面に形成された配線基板であって、前記配線パターンを厚み方向へ相互に絶縁させて少なくとも2層に形成することを特徴とする配線基板。

【請求項2】 前記少なくとも2層に形成した多層配線パターンと平行に配線された1層配線パターンとを接続するに際し、前記多層配線パターンの上側の配線層の接続は、直角方向へ布線した絶縁層及び導体層を多層にした接続部材を介して行うことを特徴とする請求項1記載の配線基板。

【請求項3】 前記少なくとも2層に形成した多層配線パターンを基板の両面に形成し、同軸構造にしたスルーホール部を介して上下面の前記多層配線パターンを接続することを特徴とする請求項1記載の配線基板。

【請求項4】 前記少なくとも2層に形成した多層配線パターンを有する基板に少なくとも1つの電子部品が実装され、かつ該電子部品の信号ピンまたは電源ピンの少なくとも一方が前記多層配線パターンに接続されることを特徴とする電子回路装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はLSIなどの電子部品を搭載するための基板及びこれを用いた装置に関する技術、特に、信号伝送を差動形式で行うために用いて効果のある技術に関するものである。

【0002】

【従来の技術】 電子回路実装の高密度化を図る手段として多層プリント基板技術がある。この技術に関しては、例えば、応用技術出版株式会社発行「プリント基板技術とその品質保証」277～279頁に記載されるように、内層基板と外層基板を貼り合わせた多層金属配線構造であり、外層相互間はスルーホール技術によって層間接続するのが代表的な構成である。

【0003】 ところで、例えばLSIを実装する場合、その相互間における信号伝送は、従来よりシングルエンドによる信号伝送が用いられている。しかし、シングルエンド（各1本の信号ラインとアースラインからなる）による信号伝送はノイズの影響を受けやすい。そこで、高速性、耐ノイズ性に優れる差動信号伝送方式（アースラインのほか、各1本の正極性の信号ラインと負極性の信号ラインからなる）を用いることが考えられる。

【0004】

【発明が解決しようとする課題】 本発明者の検討によれば、差動信号を扱う場合、1つの信号に対して2本の信号線を必要とするため、プリント基板上の信号関係の配線が2倍になり、基板上の配線効率が悪くなるという問題がある。

【0005】 そこで、本発明の目的は、信号伝送を差動

信号により行っても効率の良い配線及び高速伝送を行うことが可能な技術を提供することにある。

【0006】 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。

【0007】

【課題を解決するための手段】 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

【0008】 すなわち、ICなどの電子部品が実装されると共に、前記電子部品のピンに接続される配線パターンが少なくとも片面に形成された配線基板であって、前記配線パターンを厚み方向へ相互に絶縁させて少なくとも2層に形成するようにしている。

【0009】

【作用】 上記した手段によれば、信号ラインまたは電源ラインを少なくとも2層に形成することで、1線分の配線パターンの面積で済ませながら差動信号をツイステッド・ペア・ケーブルと同等の機能を持たせ、差動信号を伝送することができる。

【0010】 したがって、実装密度の低下を招くことなく、ノイズの影響を排除しながら高速伝送を行うことが可能になる。

【0011】

【実施例1】 図1は本発明による配線基板を示す側面図である。

【0012】 多層プリント基板1（多層に限定はされるものではない）の上部には、QFP（Quad Flat Package）型のLSI2のパッケージピン3に接続するための2層積層配線パターン4が形成されている。2層積層配線パターン4は、第1の金属層5を基板表面に形成したのち、上下の電気的な絶縁を行うための絶縁層6を介挿した状態で同一のパターン形状を有する第2の金属層7を重ねた状態に形成されている。

【0013】 2層積層配線パターン4に接続が可能なように、パッケージピン3も2層構造が取られており、間に絶縁層3aを介挿して帯状の金属層3b、3cを上下に重ねてS字形に加工されている。そして、その先端部は、下側の金属層3bが絶縁層3aと同一長さになされ、金属層3cは金属層7に接続できるように延伸されている。また、2層積層配線パターン4にあっては、金属層3bに接続できるように絶縁層6より延伸されている。

【0014】 2層積層配線パターン4は、信号を扱う場合には上記したように差動信号に用い、電源ラインとして用いる場合には正または負の電圧の供給に用いる。また、電源ラインの場合、異なる電圧（例えば、5Vと12Vなど）を金属層5と金属層7に供給するようにしてもよい。なお、伝送インピーダンスの整合が必要な場合には、2層積層配線パターン4の厚み及び幅を吟味する必要がある。

【0015】このように、多層プリント基板1上の配線を2層積層配線パターン4としたことで、差動信号線のために2本の配線を横並べにする必要がなく、シングルエンドと同じ実装密度で差動信号による伝送が可能になる。

【0016】図2は外部との接続または通常の形状のピンを有する半導体装置との接続を行うための端部の配線構造を示す斜視図である。

【0017】外部の回路にコネクタなどを介して接続（またはパッケージピンを多層構造にしていない半導体装置に接続）する場合、端末部の配線は2層形状にすることはできない。そこで、端部のみを各1層の金属配線8a、8bによる平行配線にし、2層積層配線パターン4との接続は金属配線8aに対しては金属層5を接続する。

【0018】そして、金属配線8bに対しては、金属配線8a、8b間を絶縁層9で埋め、この上面及び金属配線8bの後端を覆うように導体10を設けて接続を行っている。導体10は、例えば、メッキ技術を用いて形成することができる。

【0019】このように、2層積層配線パターン4と金属配線8a、8bによる平行配線との間で接続変換（層変換）を行うことで、外部回路（外部基板）との接続が容易に行えるほか、従来からのスルーホール技術を利用できる利点も生じる。また、電子回路パッケージのコネクタ部においても、この1層形のパターンを用いれば、接続を容易にすることができる。

【0020】

【実施例2】図3は本発明の配線基板の他の実施例を示す断面図である。

【0021】本実施例はスルーホールを用い、このスルーホール部分が同軸ケーブルと同一機能を発揮するようにしたところに特徴がある。多層基板11は中間部に内層パターン12を備え、その表面には上記実施例の2層積層配線パターン4と同一構造を有する2層積層配線パターン13が形成され、裏面には同一構造の2層積層配線パターン14が形成されている。

【0022】多層基板11の厚み方向には、少なくとも1つのスルーホール15が形成されており、その内周面にはスルーホールメッキ層16が設けられている。そして、スルーホール15の中心部には埋込導体17が挿通されている。この埋込導体17を固定し、かつ埋込導体17を囲むようにして絶縁材18がスルーホール15内に充填されている。

【0023】この絶縁材18は、スルーホールメッキ層16に対して電気的な絶縁を行うために設けられるもので、その露出面は、2層積層配線パターン13及び2層積層配線パターン14に対し、同一平面になるように形成される。さらに、埋込導体17と2層積層配線パターン13及び2層積層配線パターン14とを接続するため

に、埋込導体17及び2層積層配線パターン13及び2層積層配線パターン14の一部を覆うように接続用金属層19a、19bが設けられる。

【0024】このように、スルーホール15の部分が同軸ケーブルと同じ構造になっているために耐ノイズ性が向上し、S/Nの低下を防止することができる。

【0025】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0026】例えば、前記実施例においては、半導体装置がQFP型であるとしたが、これに限定されるものではない。また、前記実施例では2層形のパッケージピンを用いるものとしたが、在来の1本が1導体の構成のピンであってもよい。この場合、図2に示すように平行配線された金属配線8a、8bに接続すればよい。

【0027】また、前記実施例においては、金属積層配線パターン及びパッケージピンを2層にするものとしたが、これに限定されるものではなく、3層以上であってもよい。

【0028】そして、前記実施例では、基板に実装する電子部品がLSIなどの半導体装置であるとしたが、これに限定されるものではなく、インダクタンス（またはコイル）やコンデンサ、抵抗などの回路素子とトランジスタなどの能動素子を組み合わせた電子部品であってもよい。また、能動素子を含まない電子部品であってもよい。

【0029】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0030】すなわち、ICなどの電子部品が実装されると共に、前記電子部品のピンに接続される配線パターンが少なくとも片面に形成された配線基板であって、前記配線パターンを厚み方向へ相互に絶縁させて少なくとも2層に形成するようにしたので、実装密度の低下を招くことなく、ノイズの影響を排除しながら高速伝送を行うことが可能になる。

【図面の簡単な説明】

【図1】本発明による配線基板を示す側面図である。

【図2】外部との接続または通常の形状のピンを有する半導体装置との接続を行うための端部の配線構造を示す斜視図である。

【図3】本発明の配線基板の他の実施例を示す断面図である。

【符号の説明】

- 1 多層プリント基板
- 2 LSI
- 3 パッケージピン
- 3a 絶縁層

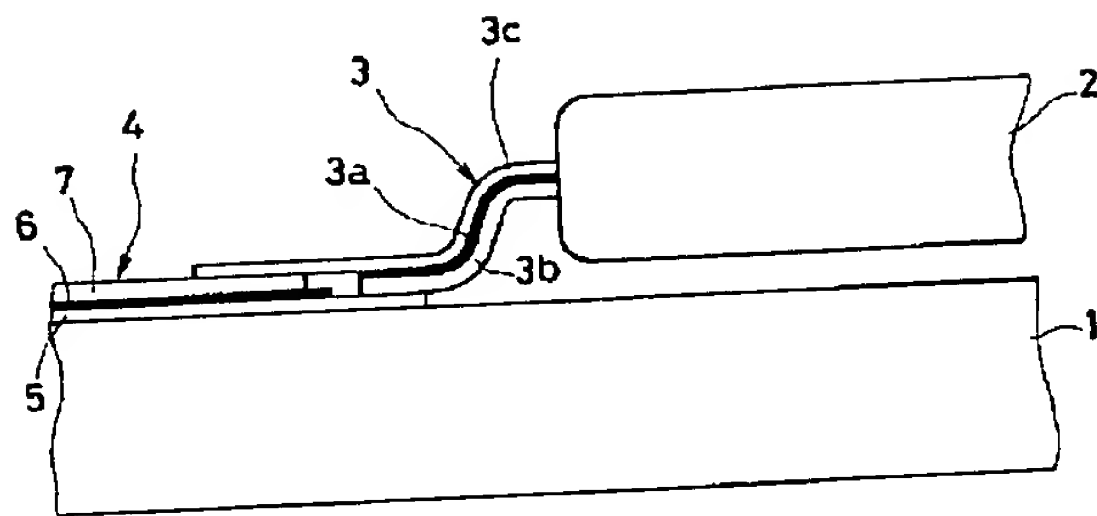
(4)

- 3 b, 3 c. 金属層
- 4 2層積層配線パターン
- 5 金属層
- 6 絶縁層
- 7 金属層
- 8 a, 8 b 金属配線
- 9 絶縁層
- 10 導体
- 11 多層基板

- 12 内層パターン
- 13 2層積層配線パターン
- 14 2層積層配線パターン
- 15 スルーホール
- 16 スルーホールメッキ層
- 17 埋込導体
- 18 絶縁材
- 19 a, 19 b 接続用金属層

【図 1】

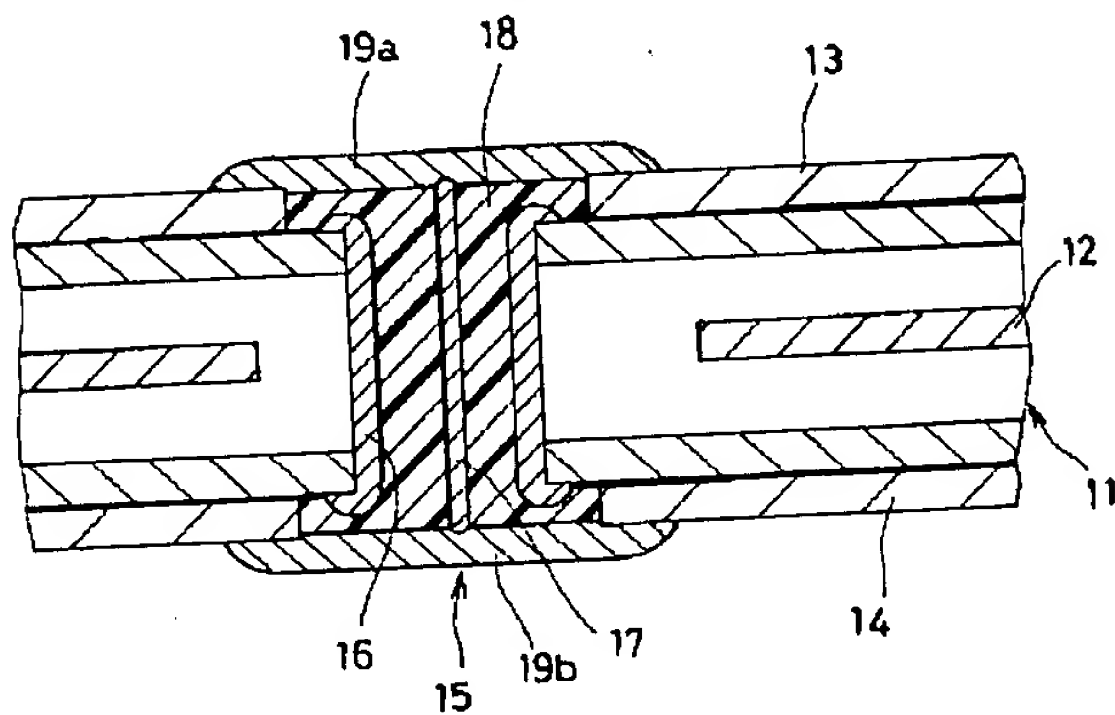
図 1



- 1 : 多層プリント基板
- 2 : L S I
- 3 : パッケージピン
- 3 a : 絶縁層
- 3 b : 金属層
- 3 c : 金属層
- 4 : 2層積層配線パターン
- 5 : 金属層
- 6 : 絶縁層
- 7 : 金属層

【図 3】

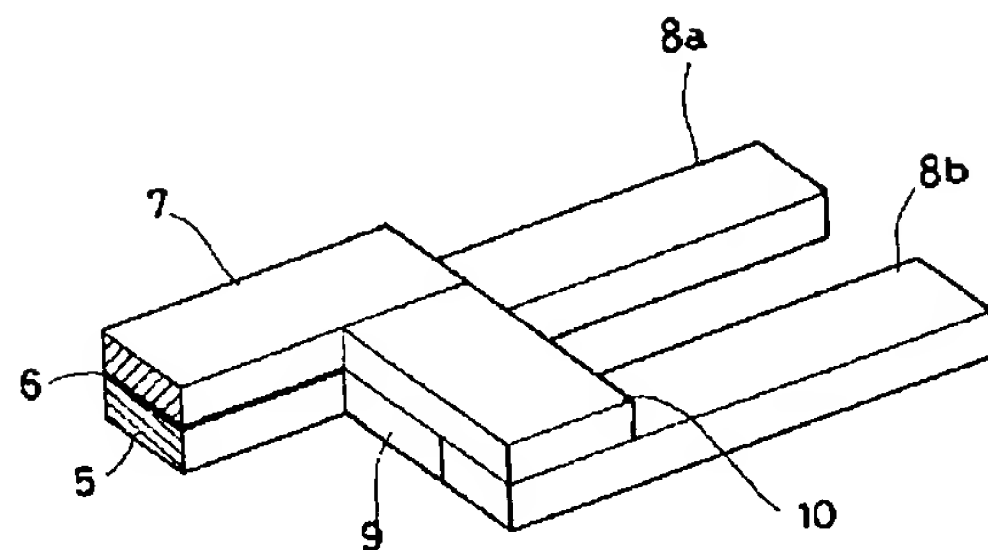
図 3



- 11 : 多層基板
- 12 : 内層パターン
- 13 : 2層積層配線パターン
- 14 : 2層積層配線パターン
- 15 : スルーホール
- 16 : スルーホールメッキ層
- 17 : 埋込導体
- 18 : 絶縁材
- 19 a : 接続用金属層
- 19 b : 接続用金属層

【図 2】

図 2



- 8 a : 金属配線
- 8 b : 金属配線
- 9 : 絶縁層
- 10 : 導体

(5)

特開平 6 - 2 1 6 4 7 7

フロントページの続き

技術表示箇所

(51)Int.Cl.⁵
H 0 5 K 3/46

識別記号 庁内整理番号
Q 6921-4E

F I

Partial Translation of

Japanese Unexamined Published Patent Application Hei 6 - 216477

[0020]

5 [Embodiment 2.] Fig. 3 shows a sectional view of another embodiment of a wiring board according to this invention.

[0021] This embodiment is characterized that a through-hole is used and the through-hole portion is provided to achieve a same function with a coaxial cable. A multi-layer board 11 includes an internal pattern 12 in a middle.

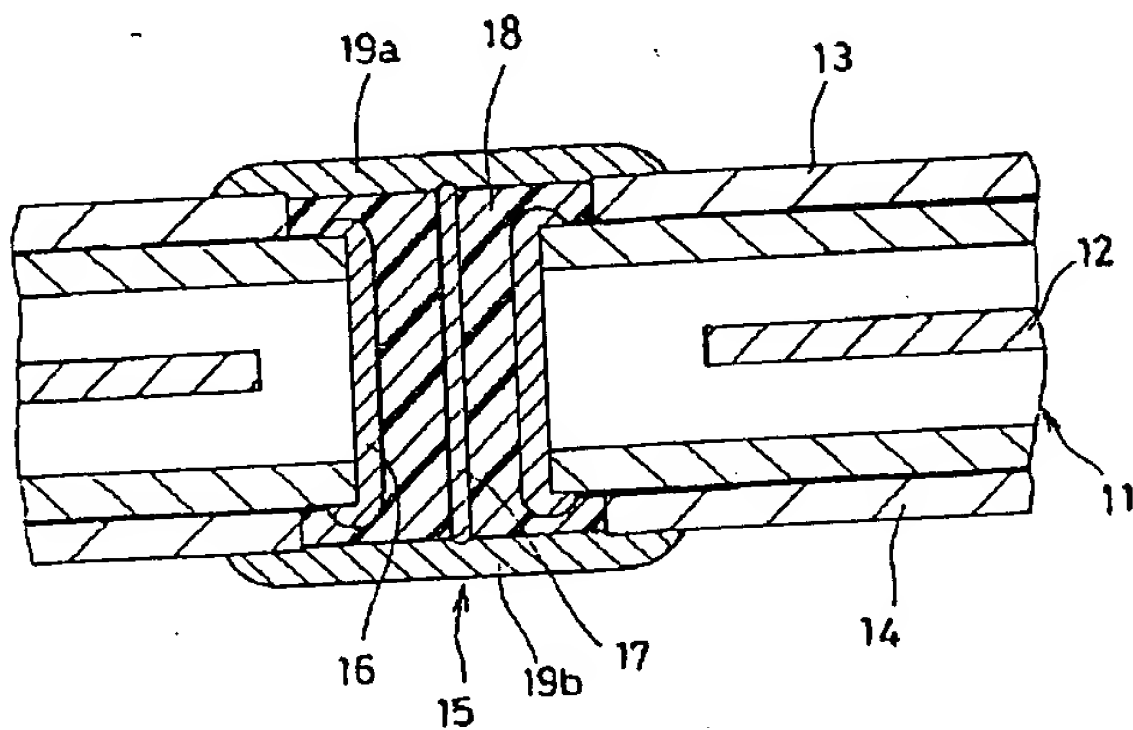
10 On a surface of the multi-layer board, a two-layer laminated wiring pattern 13 which has a same structure with a two-layer laminated wiring pattern 4 is formed, and on the other surface of the multi-layer board, a two-layer laminated wiring pattern 14 which has a same structure is formed.

[0022] At least one through-hole 15 is formed through the multi-layer board 15 11 in a direction of a thickness of the board, and a through-hole plate layer 16 is provided on a surface of an inner circumference of the through-hole 15. An inserted conductor 17 is provided through a center of the through-hole 15. An insulating material 18 is filled in the through-hole 15 to fix the inserted conductor 17 and surround the inserted conductor 17.

【図3】

Fig. 3

図3



11 : 多層基板
12 : 内層パターン
13 : 2層積層配線パターン
14 : 2層積層配線パターン
15 : スルーホール

16 : スルーホールメッキ層
17 : 埋込導体
18 : 絶縁材
19a : 接続用金属層
19b : 接続用金属層

THROUGH-HOLE PLATE LAYER
INSERTED CONDUCTOR
INSULATING MATERIAL
METAL LAYER FOR
CONNECTING

11 MULTI-LAYER BASE

12 INTERNAL PATTERN

13) TWO-LAYER LAMINATED WIRING PATTERN

14)

15 THROUGH-HOLE